



Laboratório de Lógica Configurável

Prof. Dr. Cesar da Costa

2.a Aula Prática – Projeto de um Circuito Combinacional

Atividade 2

❑ Projeto de um Circuito Combinacional

Descrição de projeto

- ❑ Em uma máquina de usinagem, um sinal de parada (P) é gerado para interromper a operação da máquina e gerar um sinal de alarme (S), toda vez que uma das seguintes situações ocorrer:
 - 1) A esteira de alimentação de peças estiver vazia;
 - 2) Um atolamento de peças na esteira, indicado pelo acionamento simultâneo dos dois sensores de presença de peças (Q e R);
 - 3) A presença de peça na esteira de alimentação é indicada por um nível alto do sensor P. Os sensores Q e R são ativados em nível alto, simultaneamente, sempre que as peças estiverem atoladas na esteira.

- ❑ Projete um circuito digital que gere um sinal de saída S, em nível alto, para as condições de entradas possíveis.

Atividade 2

❑ Projeto de um Circuito Combinacional

A seguir, é apresentada uma possibilidade de solução do projeto na forma da expressão booleana, por meio da tabela verdade das situações possíveis e suas respostas. A tabela verdade é mostrada na Tabela 1.1.

Tabela 1.1 - Tabela verdade do projeto

	P	Q	R	S
1ª linha	0	0	0	1
2ª linha	0	0	1	1
3ª linha	0	1	0	1
4ª linha	0	1	1	1
5ª linha	1	0	0	0
6ª linha	1	0	1	0
7ª linha	1	1	0	0
8ª linha	1	1	1	1

A expressão booleana da saída é dada por:

$$S = \overline{P}\overline{Q}\overline{R} + \overline{P}\overline{Q}R + \overline{P}Q\overline{R} + \overline{P}QR + PQR$$

Atividade 2

- ❑ Projeto de um Circuito Combinacional

- ❖ Crie um arquivo gráfico de projeto, compile, salve-o, crie um arquivo de estímulos e simule o funcionamento do circuito. Depois, a partir do gráfico de formas de ondas do circuito, confira a sua tabela verdade.

- ❖ Determine os pinos do FPGA a serem utilizados, consulte o manual do Kit DE 10 no link abaixo, paginas 26 e 27.

http://professorcesarcosta.com.br/upload/imagens_upload/DE10-Lite_User_Manual.pdf

Atividade 2

- ❖ Carregue o programa no Kit DE 10 (siga o link abaixo)

http://professorcesarcosta.com.br/upload/imagens_upload/Tutorial%20Quartus_Rodrigo%20Rech.pdf

- ❖ Os arquivos bdf (bloco lógico), vwf (forma de onda), bsf (bloco do circuito projetado) e a Tabela Verdade do circuito devem ser entregues ao Professor.

Referências

http://professorcesarcosta.com.br/upload/imagens_upload/Tutorial%20Quartus_Rodrigo%20Rech.pdf

http://professorcesarcosta.com.br/upload/imagens_upload/DE10-Lite_User_Manual.pdf